



仕様

< AD 変換部 >

- ・アナログ入力信号数 4ch
- ・分解能 14-bit
- ・最大サンプリング 125MHz
- ・出力信号フルスケール ±1.0V
- ・入力コネクタ SSMB

< PCI インターフェイス部 >

- ・PMC
- ・64-bit / 66MHz

< FPGA > DFE (Digital Front End)

- ・ADC 4ch.インターフェイス
- ・Xilinx Vertex-
XC2V1000 957pin

< FPGA > SCI (System Control Interface)

- ・PCI インタ - フェイス
- ・Local Bus インタ - フェイス
- ・Xilinx Vertex-
XC2V1000 957pin

< DDC > (Digital Down Converter)

- ・150MSPS/ch (4ch 時)
- ・300MSPS/ch (2ch 時)
- ・64-bit 入力、64-bit 出力

< 動作環境 >

- ・動作温度 0 ~ 50
- ・保存温度 -10 ~ 80



バルテック株式会社

〒231-0023
 横浜市中区山下町 74-1
 TEL : 045-661-3550
 FAX : 045-661-3551
 URL : <http://www.pultek.co.jp/>
 E-mail : info@pultek.co.io

* 製品の仕様はお断りなく変更する場合がございます。